

(19) Korean Intellectual Property Office  
(12) Patent Application Publication (A)

(11) Publication No.: 10-2003-0054244

(43) Date of publication: July 2, 2003

(21) Application No.: 10-2001-0084380

(22) Date of filing: December 24, 2001

(54) Title of the Invention: Chip-Type Resonator and Manufacturing Method Thereof

**Abstract:**

The object is to provide a chip-type resonator that can be easily manufactured comprises mass production and mounted on a small-sized PCB. The chip-type resonator includes a substrate of a predetermined size, an acoustic reflection layer formed on the substrate, a lower electrode formed on the acoustic reflection layer, a piezoelectric layer formed on the substrate and the lower electrode, an upper electrode formed on the piezoelectric layer, a pair of upper and lower leads connected to the upper and lower electrodes, respectively, and a package body surrounding the upper and lower electrodes and the piezoelectric layer.

Also provided is a method for manufacturing a chip-type resonator. The method comprises steps of: dividing a substrate of a predetermined size into at least one row and column and forming an acoustic reflection layer of a predetermined pattern in a divided section; applying conductive material on the acoustic reflection layer to form a lower electrode; applying piezoelectric material on the substrate and the lower electrode to form a piezoelectric layer; applying conductive layer to form an upper electrode; cutting a resultant structure according to the section to form a resonator chip; providing upper and lower leads; and surrounding and sealing the lower and upper electrodes and the piezoelectric layer with packaging material.

BEST AVAILABLE COPY

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
H03H 9/25

(11) 공개번호  
(43) 공개일자

특2003-0054244  
2003년07월02일

(21) 출원번호 10-2001-0084380

(22) 출원일자 2001년12월24일

(71) 출원인 삼성전자통신주식회사

대한민국

339-814

충남 연기군 서면 월하리 614-1

김형준

대한민국

463-020

경기도 성남시 분당구 수내동 51 파크타운 107-1303

이재빈

대한민국

138-223

서울특별시 송파구 잠실3동 35번지 잠실주공아파트 334-406호

(72) 발명자

김형준

대한민국

463-020

경기도 성남시 분당구 수내동 51 파크타운 107-1303

이재빈

대한민국

138-223

서울특별시 송파구 잠실3동 35번지 잠실주공아파트 334-406호

김용래

대한민국

361-302

충청북도청주시흥덕구동명2동239-19삼성사원@201호

여기봉

대한민국

360-081

충청북도청주시상당구탑동142-41

이영수

대한민국

314-825

충청남도공주시점안면화동2리402

(74) 대리인

유미특허법인

(77) 심사청구

있음

(54) 출원명

집형 공진기 및 그 제조방법

요약

제조가 용이하고 대량 생산이 가능하며 소형 인쇄회로기판에 실장하는 것이 가능하도록, 소정 크기의 기판과, 기판위에 형성되는 음향학적 반사층과, 음향학적 반사층 위에 형성되는 하부전극과, 기판 및 하부전극의 위에 형성되는 안전층과, 안전층 위에 형성되는 상부전극과, 상부전극 및 하부전극과 각각 연결되는 한쌍의 상부리드선 및 하부리드선이 설치되고 하부전극과 상부전극 및 안전층을 감싸는 패키징부재를 포함하는 집형 공진기를 제공한다.

또 소정 크기의 기판을 하나이상의 행과 열로 나누고 나뉘어진 각 구역에 소정의 패턴으로 음향학적 반사층을 형성하는 반사층형성공정과, 각각의 음향학적 반사층 위에 전도성 재료를 도포하여 하부전극을 형성하는 하부전극형성공정과, 기판 및 하부전극 위에 안전재료를 도포하여 안전층을 형성하는 안전층형성공정과, 안전층 위에 전도성 재료를 도포하여 상부전극을 형성하는 상부전극형성공정과, 구역을 서로 분리하여 공진기칩을 형성하는 절단공정과, 상부리드선 및 하부리드선을 설치하고 각 공진기칩의 하부전극과 상부전극 및 안전층을 감싸서 밀봉하는 패키징공정을 포함하는 집형 공진기 제조방법을 제공한다.

대표도

도1

색인어

공진기, 칩형태, 패키지, FBAR, 압전층, 집적회로, 물당, 인쇄회로기판

## 명세서

### 도면의 간단한 설명

도 1은 본 발명에 따른 칩형 공진기의 제1실시예를 나타내는 평면도.

도 2는 도 1의 A-A선 단면도.

도 3은 도 2의 B-B선 단면도.

도 4는 도 2의 C-C선 단면도.

도 5는 본 발명에 따른 칩형 공진기의 제2실시예를 나타내는 도 2에 대응하는 단면도.

도 6은 본 발명에 따른 기판의 일실시예를 나타내는 평면도.

도 7은 본 발명에 따른 칩형 공진기 제조방법의 제1실시예를 나타내는 공정 블록도.

도 8은 본 발명에 따른 칩형 공진기 제조방법의 제1실시예를 도 2에 대응하는 단면도로 나타낸 공정도.

도 9는 본 발명에 따른 칩형 공진기 제조방법의 제1실시예를 도 1에 대응하는 평면도로 나타낸 공정도.

도 10은 본 발명에 따른 칩형 공진기 제조방법의 제2실시예를 나타내는 공정 블록도.

도 11은 본 발명에 따른 칩형 공진기 제조방법의 제2실시예를 나타내는 도 8에 대응하는 공정도.

도 12는 본 발명에 따른 칩형 공진기의 제3실시예를 나타내는 도 2에 대응하는 단면도.

도 13은 본 발명에 따른 칩형 공진기 제조방법의 제3실시예에 있어서 조형공정과 밀봉공정을 나타내는 도 8에 대응하는 공정도.

도 14는 본 발명에 따른 칩형 공진기의 제4실시예를 나타내는 도 2에 대응하는 단면도.

도 15는 본 발명에 따른 칩형 공진기의 제5실시예를 나타내는 도 2에 대응하는 단면도.

도 16은 본 발명에 따른 칩형 공진기의 제6실시예를 나타내는 도 2에 대응하는 단면도.

도 17은 본 발명에 따른 칩형 공진기의 제7실시예를 나타내는 도 2에 대응하는 단면도.

도 18은 본 발명에 따른 칩형 공진기의 제8실시예를 나타내는 도 2에 대응하는 단면도.

### 발명의 상세한 설명

#### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 칩형 공진기 및 그 제조방법에 관한 것으로서, 보다 상세하게는 소형 인쇄회로기판에 실장할 수 있도록 칩형태로 패키징하여 제공하는 것이 가능한 칩형 공진기 및 그 제조방법에 관한 것이다.

최근에는 통신산업의 발달로 무선통신용 제품은 점차 소형화, 고품질화, 다기능화가 요구되는 추세이다. 이러한 경향에 따라 무선통신용 제품에 사용되는 부품들은 소형화 및 고품질화가 절실히 요구되고 있으며, 칩형태로 제조되는 고품질의 소자들이 소형화가 가능하고 인쇄회로기판(PCB)에 실장하는 등의 사용이 편리하여 사용빈도가 증가하고 있다. 일반적으로 능동소자에 관련된 제품은 칩형태로 거의 상용화되어 있고, 수동소자 중에도 저항기, 캐패시터, 인덕터 등이 칩형태로 상용화되어 있다.

그러나 VCO, 필터, 듀플렉서 등의 많은 소자들을 제조하기 위하여 필요로 하는 부품인 공진기의 경우에는 유전체 공진기, 표면탄성파(SAW) 공진기, 박막형체적탄성 공진기(FBAR; Film Bulk Acoustic Resonator) 등 여러 종류가 있지만 모두 칩형태로 상용화 되어 있지 않은 실정이다.

상기에서 유전체 공진기는 우수한 특성을 얻기 위하여 주로 사용하였지만 크기가 매우 크다는 단점이 있으며, 최근에는 표면탄성파 공진기를 많이 사용하고 있다. 상기한 표면탄성파 공진기는 유전체 공진기에 비하여 크게 소형화 되었으나 압전 단결정 기판을 사용하므로 소형화에 한계가 있어 칩형태로 제조하는 데 어려움이 있다.

상기한 박막형체적탄성 공진기는 반도체 기판으로 사용되는 실리콘(Si)이나 갈륨비소(GaAs), 유리 기판상에 압전 유전체 물질인 아연산화물(ZnO) 또는 알루미늄나이트라이드(AlN) 박막을 증착하여 압전특성에 의한 공진을 유발시켜 박막형태의 소자로 제조한 것으로, RF(radio frequency) 필터 등의 집적화에 매우 유용한 기술로 평가되고 있으며, 품질계수값이 수천으로 유전체 공진기나 표면탄성파 공진기에 비하여 훨씬 우수한 특성을 특성을 나타낸다.

본 출원인이 출원한 대한민국 공개특허 제2001-29007호에는 박막형체적탄성 공진기의 제조방법의 일예가 기재되어 있다. 상기한 대한민국 공개특허 제2001-29007호에는 기판상에 서로 다른 탄성 임피던스를 갖는 실리콘산화막과 텅스텐막을 순차적으로 반복 적층하여 다층막으로 탄성판사용을 형성하고, 이 탄성판사용 위에 도전체 및 압전박막을 형성하여 박막형체적탄성 공진기를 제조하는 방법이 개시되어 있다.

발명이 이루고자 하는 기술적 과제

종래의 대한민국 공개특허 제2001-29007호는 기관상에 박막형태로 박막형체적탄성 공진기 $\square$  형성하여 집적회로의 일부분으로서 제조하는 방법에 관한 것으로, 공진기 $\square$  칩형태로 형성하여 별도의 부품으로 제조하는 방법에 대하여는 전혀 기재가 되어 있지 않다.

그런데 상기와 같은 종래의 방법으로는 집적회로 칩에 공진기 $\square$  포함시켜 구성하는 것은 가능하지만, 인쇄회로기판에 실장하여 회로 $\square$  구성하는 경우에는 사용할 수 없다.

최근에는 칩형태로 제조하는 저항, 캐패시터, 인덕터 등의 소자 규격이 3216, 2012, 1608, 1005, 0806, 0603 등으로 점점 소형화되고, 이들과 함께 인쇄회로기판에 실장되는 공진기의 경우에도 그 크기가 소형화되어야 할 필요가 있지만, 종래의 유전체 공진기나 표면탄성파 공진기의 경우에는 소형화에 한계가 있어 적절하게 대응하기가 어려우며, 상기한 종래의 박막형체적탄성 공진기의 경우에는 웨이퍼상에 다른 소자와 일체로 집적회로 $\square$  구성할 수 있을 뿐이어서, 새로운 방향에서의 접근과 개선이 요청된다.

본 발명의 목적은 상기와 같은 문제점에 착안하여 이를 해결하기 위한 것으로, 제조가 용이하고 대량생산이 가능하며 초소형화가 가능하고 소형 인쇄회로기판에 실장할 수 있도록 칩형태로 패키징하여 제조하는 칩형 공진기 및 그 제조방법을 제공하기 위한 것이다.

#### 발명의 구성 및 작용

본 발명이 제안하는 칩형 공진기는 소정 크기의 기관과, 상기한 기관위에 형성되는 음향학적 반사층과, 상기한 음향학적 반사층의 위에 형성되는 압전층과, 상기한 압전층의 위에 형성되는 상부전극과, 상기한 상부전극 및 하부전극과 각각 연결되는 한쌍의 상부리드선 및 하부리드선이 설치되고 상기한

또 본 발명이 제안하는 칩형 공진기 제조방법은 소정 크기의 기관을 하나 이상의 행과 열로 나누고 나누어진 각 구역에 소정의 패턴으로 음향학적 반사층을 형성하는 반사층형성공정과, 각각의 음향학적 반사층 위에 상부전극 및 하부전극 위에 압전층을 도포하여 압전층을 형성하는 압전층형성공정과, 압전층 위에 전도성 재료 $\square$  도포하여 상부전극을 형성하는 상부전극형성공정과, 하나 이상의 행과 열로 나누어진 각 구역을 서로 분리하여 하나 이상의 공진기칩을 형성하는 절단공정과, 상부전극 및 하부전극과 각각 전기적으로 연결되는 상부리드선 및 하부리드선을 설치하고 각각의 공진기칩의 하부전극과 상부전극 및 압전층을 감싸서 인봉하는 패키지형성공정을 포함하여 이루어진다.

상기한 패키지형성공정은 상기한 하부전극 및 상부전극의 측면 모서리로부터 형성하는 격벽형성공정과, 격벽 위에 판형상의 덮개 $\square$  덮어 인봉하는 인봉공정과, 전도성 재료 $\square$  격벽의 바깥쪽에 도포하여 각각 상부전극 및 하부전극과 전기적으로 연결되는 상부리드선 및 하부리드선을 형성하는 리드선형성공정을 포함한다.

또 상기한 패키지형성공정은 각각 상부전극 및 하부전극과 전기적으로 연결되는 상부리드선 및 하부리드선이 설치된 패키지부재 $\square$  각각의 공진기칩에 부착하는 조립공정과, 부착된 부위 및 공진기칩을 감싸도록 인봉 및/또는 캔처리하는 인봉공정을 포함하는 것도 가능하다.

다음으로 본 발명에 따른 칩형 공진기 및 그 제조방법의 바람직한 실시예를 도면을 참조하여 상세하게 설명한다.

먼저 본 발명에 따른 칩형 공진기의 제1 실시예는 도 1~도 4에 나타난 바와 같이, 소정 크기의 기관(2)과, 상기한 기관(2)위에 형성되는 음향학적 반사층(4)과, 상기한 음향학적 반사층(4)의 위에 형성되는 하부전극(6)과, 상기한 하부전극(6)의 위에 형성되는 압전층(10)과, 상기한 압전층(10)의 위에 형성되는 상부전극(8)과, 상기한 상부전극(8) 및 하부전극(6)과 각각 연결되는 한쌍의 상부리드선(16) 및 하부리드선(18)을 감싸는 패키지부재(20) $\square$  포함하여 이루어진다.

상기한 기관(2)은 실리콘(Si)이나 유리 등으로 이루어지며, 도 6에 나타난 바와 같이, 넓은 면적을 다수의 열과 행으로 구역(1)을 나누어 각각의 구역(1)이 하나의 칩을 형성하도록 구성한다.

상기한 하부전극(6)과 상부전극(8)은 NiCr, Au, Ti, Cr 등의 전도성 재료 $\square$  증착기(evaporator) $\square$  사용하여 증착시켜 형성한다.

상기한 하부전극(6) 및 상부전극(8)에는 상기한 하부리드선(16) 및 상부리드선(18)과 연결되는 하부패드부(7) 및 상부패드부(9) $\square$  원체로 연결 형성한다.

상기한 압전층(10)은 ZnO 또는 AlN 등의 압전재료 $\square$  스퍼터링(sputtering)법으로 증착하여 형성한다.

상기한 음향학적 반사층(4)은 도 8에 나타난 바와 같이, 상기한 기관(2) 위에 소정의 패턴으로 포토레지스트(PR) 등의 재료 $\square$  도포하여 희생층(5)을 형성하고, 상기한 희생층(5) 위에 차례로 하부전극(6), 압전층(10), 상부전극(8)을 형성한 다음에, 상기한 희생층(5)을 제거하는 것으로 형성되는 빈 공간인 공기층으로 이루어진다.

상기한 패키지부재(20)는 상기한 하부전극(6) 및 상부전극(8)의 측면 모서리로부터 소정의 간격을 두고 둘레 $\square$  따라 상기한 기관(2), 압전층(10), 하부패드부(7) 및 상부패드부(9) 위에 상기한 상부전극(8)의 표면보다 높은 높이로 형성하는 격벽(24)과, 상기한 격벽(24) 위에 덮여져 인봉되는 판형상의 덮개(22)와, 상기한 하부패드부(7) 및 상부패드부(9) 위에 전도성 재료 $\square$  도포하여 형성하고 상기한 하부전극(6) 및 상부전극(8)과 전기적으로 연결되는 하부리드선(16) 및 상부리드선(18)을 포함한다.

상기한 격벽(24)은 포토레지스트(PR) 등의 현상용액을 사용하여 형성하며, 그 높이는 대략 수십 $\mu$ m 이상이 되도록 형성된다.

상기한 하부리드선(16) 및 상부리드선(18)은 인쇄회로기판에 실장할 때에 인쇄회로기판에 인쇄된 회로와 와이어본딩 등을 통하여 연결된다.

그리고 본 발명에 따른 칩형 공진기의 제2 실시예는 도 5에 나타난 바와 같이, 음향학적 반사층(3)을 서로 다른 음향학적 임피던스 $\square$  갖는 2층 이상의 재료 $\square$  교대로 복수의 적층하여 형성한다.

상기한 음향학적 반사층(3)은 예를 들면 소정의 음향학적 임피던스 $\square$  갖는 실리콘산화(SiO<sub>2</sub>)막으로 이루어지는 제1반사층(14)과, 상기한 제1반사층(14)의 재료인 실리콘산화(SiO<sub>2</sub>)막의 음향학적 임피던스보다 큰 음향학적 임피던스 $\square$  갖는 텅스텐(W)막으로 이루어지는 제2반사층(15)을 교대로 적층하여 형성한다.

상기한 제2실시예에 있어서도 음향학적 반사층(3)을 제1실시예와 같이 반 공간으로 이루어지는 음향학적 반사층(4)으로 형성하지 않고 소정의 음향학적 임피던스값 갖는 서로 다른 재료로 적층하여 형성하는 것 이외에는 생략한다.

다음으로 상기와 같이 이루어지는 본 발명에 따른 칩형 공진기의 제1실시예 및 제2실시예에 제조하기 위한 본 발명에 따른 칩형 공진기 제조방법의 제1실시예 및 제2실시예에 도면을 참조하여 설명한다.

먼저 본 발명에 따른 칩형 공진기 제조방법의 제1실시예는 도 7~도 9에 나타낸 바와 같이, 소정 크기의 기판(2)을 하나이상의 행과 열로 나누고 나뉘어진 각 구역(1)에 소정의 패턴으로 포토레지스트 등의 재료(4)를 도포하여 음향학적 반사층(4)을 형성하기 위한 희생층(5)을 형성하는 희생층형성공정(P12)과, 각각의 희생층(5) 위에 전도성 재료(6)를 도포하여 하부전극(6) 및 하부패드부(7)을 일체로 형성하는 하부전극형성공정(P20)과, 기판(2) 및 하부전극(6) 위에 압전재료(8)를 도포하여 압전층(10)을 형성하는 압전층형성공정(P30)과, 압전층(10) 위에 전도성 재료(9)를 도포하여 상부전극(8) 및 상부패드부(9)을 일체로 형성하는 상부전극형성공정(P40)과, 희생층(5)을 제거하여 빈 공간으로 이루어지는 음향학적 반사층(4)을 형성하는 희생층제거공정(P14)과, 하나이상의 행과 열로 나누어진 각 구역(1)을 서로 분리하여 하나이상의 공진기칩(30)을 형성하는 절단공정(P50)과, 상부전극(8) 및 하부전극(6)과 각각 전기적으로 연결되는 상부리드선(18) 및 하부리드선(16)을 설치하고 각 공진기칩(30)의 하부전극(6)과 상부전극(8) 및 압전층(10)을 감싸서 인봉하는 패키징공정(P60)을 포함하여 이루어진다.

상기한 희생층형성공정(P12), 하부전극형성공정(P20), 압전층형성공정(P30), 상부전극형성공정(P40) 등은 모두 일반적으로 많이 사용되는 사진식각(photo etching)방법을 이용하여 소정의 패턴으로 형성하는 것이 가능하므로 상세한 설명은 생략한다.

상기에서 희생층형성공정(P12)과 희생층제거공정(P14)을 합하여 반사층형성공정이라 한다.

상기와 같이 희생층(5)을 이용하여 음향학적 반사층(4)을 형성하는 방법과, 기판(2)의 하부전극(6)이 형성된 반대쪽을 이방성 식각법으로 제거하여 음향학적 반사층을 형성하는 종래의 방법에 비하여, 하부전극(6) 중의 손상이나 파손이 발생하지 않고, 식각이 기판(2)보다 용이한 포토레지스트 등의 재료로 희생층(5)을 형성하므로 제조가 용이하다.

상기에서 각 구역(1)을 분리하여 공진기칩(30)을 형성하는 절단공정(P50)은 패키징공정(P60) 다음에 수행하도록 구성하는 것도 가능하다.

상기한 패키징공정(P60)은 상기한 하부전극(6) 및 상부전극(8)의 측면 모서리로부터 소정의 간격을 두고 둘레를 따라 기판(2) 및 압전층(10) 위에 상부전극(8)의 표면보다 높은 높이로 격벽(24)을 형성하는 격벽형성공정(P62)과, 격벽(24) 위에 판형상의 덮개(22)를 덮고 밀봉하는 밀봉공정(P64)과, 전도성 재료(9)를 격벽(24)의 바깥쪽에 도포하여 각각 상부전극(8) 및 하부전극(6)과 전기적으로 연결되는 상부리드선(18) 및 하부리드선(16)을 형성하는 리드선형성공정(P66)을 포함한다.

상기에서 격벽형성공정(P62) 및 리드선형성공정(P66) 등은 일반적으로 많이 사용되는 사진식각(photo etching)방법을 이용하여 소정의 패턴으로 형성하는 것도 가능하므로 상세한 설명은 생략한다.

또 상기한 리드선형성공정(P66)은 인쇄 및 도금방법을 이용하여 상부리드선(18)과 하부리드선(16)을 형성하도록 이루어지는 것도 가능하다.

그리고 본 발명에 따른 칩형 공진기의 제2실시예에 제조하기 위한 본 발명에 따른 칩형 공진기 제조방법의 제2실시예는 도 10 및 도 11에 나타낸 바와 같이, 음향학적 반사층(3)을 형성하는 반사층형성공정(P10)이 소정의 음향학적 임피던스값 갖는 실리콘산화막을 기판(2) 위에 도포하여 제1반사층(14)을 형성하는 제1층형성공정(P15)과, 상기한 제1반사층(14)보다 음향학적 임피던스가 큰 텅스텐막을 제1반사층(14) 위에 도포하여 제2반사층(15)을 형성하는 제2층형성공정(P16)과, 실리콘산화막을 제2반사층(15) 위에 도포하여 두번째 제1반사층(14)을 형성하는 제3층형성공정(P17)과, 텅스텐막을 두번째 제1반사층(14) 위에 도포하여 두번째 제2반사층(15)을 형성하는 제4층형성공정(P18)과, 실리콘산화막을 두번째 제2반사층(15) 위에 도포하여 세번째 제1반사층(14)을 형성하는 제5층형성공정(P19)으로 이루어진다.

상기에서는 음향학적 반사층(3)을 5층으로 구성하는 것으로 설명하였지만, 7층, 9층, 11층 등으로 반복하여 형성하는 것도 가능하다.

본 발명에 따른 칩형 공진기 제조방법의 제2실시예에 있어서도 상기한 공정 이외에는 상기한 제1실시예와 마찬가지로의 공정으로 실시하는 것이 가능하므로 상세한 설명은 생략한다.

또 상기한 세번째 제1반사층(14) 위에 하부전극(6) 및 하부패드부(7)을 형성하고, 계속하여 압전층(10), 상부전극(8) 및 상부패드부(9)을 형성하는 하부전극형성공정(P20), 압전층형성공정(P30), 상부전극형성공정(P40)은 상기한 제1실시예와 마찬가지로 이루어진다.

다만 제1실시예에 있어서 희생층(5)을 형성하고 제거하는 희생층형성공정(P12) 및 희생층제거공정(P14) 대신에 반사층형성공정(P10)이 수행되는 점에 있어서만 서로 다르게 구성된다.

그리고 본 발명에 따른 칩형 공진기의 제3실시예는 도 12에 나타낸 바와 같이, 패키지부재(40)가 상기한 상부패드부(9) 및 하부패드부(7)에 각각 연결되는 상부리드선(48) 및 하부리드선(46)이 측면 모서리부분에 설치되고 점연재질로 이루어지는 판형상의 바닥판(42)과, 상기한 바닥판(42)에 하부전극(6), 압전층(10), 상부전극(8)을 사이에 두고 기판(2)을 위치시킨 상태로 기판(2)의 측면 모서리로부터 표면 전체를 감싸서 인봉하는 밀봉부재(44)를 포함하여 이루어진다.

상기에서 상부패드부(9)와 하부패드부(7)는 각각 상부전극(8)의 표면보다 높은 높이로 형성하는 것이 상기한 바닥판(42)에 밀착시켜 인봉하는 경우에 바닥판(42)과 상부전극(8) 및 압전층(10)과의 사이에 공간을 확보할 수 있으므로 바람직하다.

상기한 상부리드선(48)과 하부리드선(46)은 바닥판(42)의 양면 모서리(41)에 도금 등의 방법에 의하여 형성한다.

상기한 상부리드선(48) 및 하부리드선(46)은 대략 "C"형상으로 상기한 바닥판(42)의 측면 모서리(41)를 감싸도록 인쇄 및/또는 도금 등의 방법으로 형성한다.

상기한 바닥판(42)은 세라믹 등의 절연성과 소정의 강도를 보유하는 재질로 이루어진다.

상기한 밀봉부재(44)는 에폭시나 실리콘 등의 고분자 합성수지로 이루어지고, 용융처리에 의하여 밀봉이 이루어진다.

또 상기한 밀봉부재(44)는 고분자 합성수지로 형성한 다음 캔처리하여  
상기한 본 발명에 따른 칩형 공진기의 제3심시에 있어서도 상기한 구성  
시하는 것이 가능하므로 상세한 설명은 생략한다.

상기와 같이 이루어지는 본 발명에 따른 칩형 공진기의 제3심시에  
에 나타난 바와 같이, 상기한 패키지공점(P80)이 상부리드선(18) 및 하부  
리드선(16)이 측면 모서리부분에 설치되고 절연재질로 이루어지는 판  
형상의 바닥판(42)의 위에 상부리드선(18)과 상부패드부(9)가 맞닿고 하  
부리드선(16)과 하부패드부(7)가 맞닿도록 공진기칩(30)을 위치시켜 고  
정하는 조립공정(P72)과, 기판(2)의 측면 모서리로부터 표면 전체를 밀봉하  
는 밀봉부재(44)로 감싸서 임봉하는 임봉공정(P74)을 포함한다.

상기한 조립공정(P72)은 공진기칩(30)과 바닥판(42)을 하부패드부(7)와  
하부리드선(16) 및 상부패드부(9)와 상부리드선(18)을 솔더링(solderin  
g) 등의 용접이나 초음파 압착법 등의 방법으로 이송하여 부착 고정하는 것

상기한 임봉공정(P74)은 실리콘이나 에폭시 등의 고분자 합성수지로 이송

상기한 본 발명에 따른 칩형 공진기의 제3심시에 있어서도 상기한 구성  
으로 실시하는 것이 가능하므로 상세한 설명은 생략한다.

그리고 본 발명에 따른 칩형 공진기의 제4심시에는 도 14에 나타난 바와  
같이, 패키지부재(50)가 상기한 하부패드부(7) 및 상부패드부(9)에 각  
각 연결되는 하부리드판(56) 및 상부리드판(58)과, 상기한 하부리드판(56)  
과 상부리드판(58)이 맞닿은 부분에 삽입되어 설치되고 단락을 방지  
하는 절연재질로 이루어지는 절연부재(52)와, 상기한 하부패드부(7) 및 상  
부패드부(9)와 상기한 하부리드판(56) 및 상부리드판(58)이 서로 맞닿  
은 상태로 기판(2)의 측면 모서리로부터 표면 전체를 감싸서 임봉하는 임

상기에서 하부리드판(56) 및 상부리드판(58)에는 각각 상기한 하부패드부  
리드판(56) 및 상부리드판(58)과 접촉하지 않도록 소정의 공간을 확보  
바람직하다.

상기한 접촉돌기(57), (59)와 상기한 하부패드부(7) 및 상부패드부(9)는  
고정한다.

상기한 밀봉부재(54)는 상기한 제3심시에와 마찬가지로 솔더처리 및/또는

상기한 절연부재(52)는 유리 등의 절연층질로 이루어진다.

상기한 본 발명에 따른 칩형 공진기의 제4심시에 있어서도 상기한 구성  
하는 것이 가능하므로 상세한 설명은 생략한다.

그리고 본 발명에 따른 칩형 공진기의 제5심시에는 도 15에 나타난 바와  
같이, 패키지부재(60)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되는 상부리드선(68) 및 하부리드선(66)이 대략 계단형상으로 형  
성되어 측면 모서리의 윗면과 측면을 감싸면서 설치되고 절연재질로 이  
루어지는 판형상의 바닥판(62)과, 상기한 바닥판(62)에 하부전극(6), 압  
전층(10), 상부전극(8)을 사이에 두고 기판(2)을 위치시킨 상태로 기판(2)  
의 측면 모서리로부터 표면 전체를 감싸서 임봉하는 임봉부재(64)를 포

상기한 본 발명에 따른 칩형 공진기의 제5심시에 있어서도 상기한 구성  
하는 것이 가능하므로 상세한 설명은 생략한다.

그리고 본 발명에 따른 칩형 공진기의 제6심시에는 도 16에 나타난 바와  
같이, 패키지부재(70)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되는 상부리드선(78) 및 하부리드선(76)이 판형상으로 형성되어  
측면 모서리의 윗면과 측면을 감싸면서 설치되고 절연재질로 이루어지는 판  
형상의 바닥판(72)과, 상기한 바닥판(72)에 하부전극(6), 압전층(10), 상  
부전극(8)을 사이에 두고 기판(2)을 위치시킨 상태로 기판(2)의 측면 모  
서리로부터 표면 전체를 감싸서 임봉하는 임봉부재(74)를 포함하여 이루어  
진다.

상기한 상부리드선(78) 및 하부리드선(76)은 세라믹 등의 재질로 이루어  
질 수 있다.

상기한 본 발명에 따른 칩형 공진기의 제6심시에 있어서도 상기한 구성  
하는 것이 가능하므로 상세한 설명은 생략한다.

그리고 본 발명에 따른 칩형 공진기의 제7심시에는 도 17에 나타난 바와  
같이, 패키지부재(80)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되는 상부리드선(88) 및 하부리드선(86)이 모서리부분의 윗면과  
측면에 판형상으로 형성되어 스루홀(through hole)을 통하여 연결 설치  
되고 절연재질로 이루어지는 판형상의 바닥판(82)과, 상기한 바닥판(82)  
에 하부전극(6), 압전층(10), 상부전극(8)을 사이에 두고 기판(2)을 위치  
시킨 상태로 기판(2)의 측면 모서리로부터 표면 전체를 감싸서 임봉하는

상기한 상부패드부(9) 및 하부패드부(7)와 상기한 상부리드선(88) 및 하  
부리드선(86)은 스루홀(through hole)처리 및 초음파 압착법 등에 의하  
여 연결 고정된다.

상기한 본 발명에 따른 칩형 공진기의 제7심시에 있어서도 상기한 구성  
하는 것이 가능하므로 상세한 설명은 생략한다.

그리고 본 발명에 따른 칩형 공진기의 제8심시에는 도 18에 나타난 바와  
같이, 패키지부재(90)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되고 대략 계단형상으로 형성되어 기판(2)의 양측면 모서리에 각  
각 부착되어 설치되는 상부리드선(98) 및 하부리드선(96)과, 상기한 하  
부전극(6) 및 상부전극(8)과 소정의 간격을 두고 위치하도록 조립층(95)이  
기판(2) 및 압전층(10) 위에 하부전극(6)과 상부전극(8)을 감싸서 임봉하도

밀봉하도록 이루어지는 것도 가능하다.

이외에는 상기한 제1심시에 및 제2심시에와 마찬가지로의 구성으로 실

하기 위한 본 발명에 따른 칩형 공진기 제조방법의 제3심시에는 도 13  
에 나타난 바와 같이, 상기한 패키지공점(P80)이 상부리드선(18) 및 하부  
리드선(16)이 측면 모서리부분에 설치되고 절연재질로 이루어지는 판  
형상의 바닥판(42)의 위에 상부리드선(18)과 상부패드부(9)가 맞닿고 하  
부리드선(16)과 하부패드부(7)가 맞닿도록 공진기칩(30)을 위치시켜 고  
정하는 조립공정(P72)과, 기판(2)의 측면 모서리로부터 표면 전체를 밀봉하  
는 밀봉부재(44)로 감싸서 임봉하는 임봉공정(P74)을 포함한다.

하부리드선(16) 및 상부패드부(9)와 상부리드선(18)을 솔더링(solderin  
g)으로 이루어진다.

하여 솔더처리 또는 캔을 이용한 캔처리 공정으로 이루어진다.

이외에는 상기한 제1심시에 및 제2심시에의 공정과 마찬가지로의 공정

같이, 패키지부재(50)가 상기한 하부패드부(7) 및 상부패드부(9)에 각  
각 연결되는 하부리드판(56) 및 상부리드판(58)과, 상기한 하부리드판(56)  
과 상부리드판(58)이 맞닿은 부분에 삽입되어 설치되고 단락을 방지  
하는 절연재질로 이루어지는 절연부재(52)와, 상기한 하부패드부(7) 및 상  
부패드부(9)와 상기한 하부리드판(56) 및 상부리드판(58)이 서로 맞닿  
은 상태로 기판(2)의 측면 모서리로부터 표면 전체를 감싸서 임봉하는 임  
봉부재(54)를 포함하여 이루어진다.

(7)와 상부패드부(9)와 맞닿은 경우에 상부전극(8) 및 압전층(10)이 하  
부전극(6) 및 상부전극(8)과 접촉하지 않도록 소정의 공간을 확보하  
기 위하여 소정의 높이로 절연돌기(57), (59)를 각각 형성하는 것이

각각 서로 맞닿은 상태에서 초음파 압착법 등의 방법으로 임체로 부착

캔처리하는 것에 의하여 공진기칩(30)을 보호하도록 이루어진다.

이외에는 상기한 제1심시에 ~ 제3심시에와 마찬가지로의 구성으로 실시

같이, 패키지부재(60)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되는 상부리드선(68) 및 하부리드선(66)이 대략 계단형상으로 형  
성되어 측면 모서리의 윗면과 측면을 감싸면서 설치되고 절연재질로 이  
루어지는 판형상의 바닥판(62)과, 상기한 바닥판(62)에 하부전극(6), 압  
전층(10), 상부전극(8)을 사이에 두고 기판(2)을 위치시킨 상태로 기판(2)  
의 측면 모서리로부터 표면 전체를 감싸서 임봉하는 임봉부재(64)를 포

이외에는 상기한 제1심시에 ~ 제3심시에와 마찬가지로의 구성으로 실시

같이, 패키지부재(70)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되는 상부리드선(78) 및 하부리드선(76)이 판형상으로 형성되어  
측면 모서리의 윗면과 측면을 감싸면서 설치되고 절연재질로 이루어지는 판  
형상의 바닥판(72)과, 상기한 바닥판(72)에 하부전극(6), 압전층(10), 상  
부전극(8)을 사이에 두고 기판(2)을 위치시킨 상태로 기판(2)의 측면 모  
서리로부터 표면 전체를 감싸서 임봉하는 임봉부재(74)를 포함하여 이루어  
진다.

이는 상기한 바닥판(72)에 스크린 인쇄 및/또는 도금 등의 방법으로 형

이외에는 상기한 제1심시에 ~ 제3심시에와 마찬가지로의 구성으로 실시

같이, 패키지부재(80)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되는 상부리드선(88) 및 하부리드선(86)이 모서리부분의 윗면과  
측면에 판형상으로 형성되어 스루홀(through hole)을 통하여 연결 설치  
되고 절연재질로 이루어지는 판형상의 바닥판(82)과, 상기한 바닥판(82)  
에 하부전극(6), 압전층(10), 상부전극(8)을 사이에 두고 기판(2)을 위치  
시킨 상태로 기판(2)의 측면 모서리로부터 표면 전체를 감싸서 임봉하는

리드선(86)은 스루홀(through hole)처리 및 초음파 압착법 등에 의하

이외에는 상기한 제1심시에 ~ 제3심시에와 마찬가지로의 구성으로 실시

같이, 패키지부재(90)가 상기한 상부패드부(9) 및 하부패드부(7)에 각  
각 연결되고 대략 계단형상으로 형성되어 기판(2)의 양측면 모서리에 각  
각 부착되어 설치되는 상부리드선(98) 및 하부리드선(96)과, 상기한 하  
부전극(6) 및 상부전극(8)과 소정의 간격을 두고 위치하도록 조립층(95)이  
기판(2) 및 압전층(10) 위에 하부전극(6)과 상부전극(8)을 감싸서 임봉하도

상기한 밀봉부재(94)는 실리콘이나 에폭시 등의 고분자 합성수지로 이루어지고, 상기한 상부리드선(98) 및 하부리드선(96)이 부착 설치된 상태로 제공된다.

상기와 같이 제공되는 밀봉부재(94)를 상기한 상부패드부(9)와 상부리드선(98) 및 상기한 하부패드부(7)와 하부리드선(96)이 서로 맞닿도록 기판(2) 위에 위치시켜 솔더링이나 초음파 압착법 등을 이용하여 고정 부착시키고, 밀봉하는 것으로 패키징이 이루어진다.

상기한 본 발명에 따른 칩형 공진기의 제8실시예에 있어서도 상기한 구성 이외에는 상기한 제1실시예~제3실시예와 마찬가지로의 구성으로 실시하는 것이 가능하므로 상세한 설명은 생략한다.

상기에서는 본 발명에 따른 칩형 공진기 및 그 제조방법의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허 청구범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러가지로 변형하여 실시하는 것이 가능하고, 이 또한 본 발명의 범위에 속한다.

#### 발명의 효과

상기와 같이 이루어지는 본 발명에 따른 칩형 공진기 및 그 제조방법에 의하면, 무선통신용 제품에 전신히 요구되는 소형화 및 고품질화가 가능하므로 고품질의 칩형대의 공진기를 제공하는 것이 가능하다.

또 본 발명에 따른 칩형 공진기 및 그 제조방법에 의하면 반도체공정에서 주로 사용하는 포토에칭 및 증착법을 사용하여 하부전극, 압전층, 상부전극 등을 형성하므로, 공진영역의 한변의 길이를 수백 $\mu$ m 정도로 매우 작게 형성하는 것이 가능하고, 대량 생산이 가능하며, 생산원가를 크게 절감할 수 있다.

그리고 칩형대로 제조하여 인쇄회로기판 등에 실장하는 저항, 캐패시터, 인덕터 등의 소자 규격인 3216, 2012, 1608, 1005, 0806, 0603 등과 동일한 규격 또는 보다 작은 규격의 공진기를 제공하는 것도 가능하다.

또 본 발명에 따른 칩형 공진기 및 그 제조방법을 응용하면, 일반적으로 공진기를 응용하여 제조하는 발진기, VCO, PLL, 필터, 듀플렉서 등의 많은 소자를 모두 초소형 칩형대로 제공하는 것이 가능하다.

그리고 본 발명에 따른 칩형 공진기 및 그 제조방법에 의하면, 종래 유전체 공진기나 표면탄성파(SAW) 공진기 보다 품질계수값이 수천으로 훨씬 우수한 박막형체적탄성 공진기(FBAR)를 제조하므로, 고품질의 초소형 칩형대의 공진기를 제공하는 것이 가능하다.

#### (57) 청구의 범위

##### 청구항 1.

소정 크기의 기판과,

상기한 기판위에 형성되는 음향학적 반사층과,

상기한 음향학적 반사층의 위에 전도성 재료로 형성되는 하부전극과,

상기한 기판 및 하부전극의 위에 압전재료로 형성되는 압전층과,

상기한 압전층의 위에 전도성 재료로 형성되는 상부전극과,

상기한 상부전극 및 하부전극과 각각 연결되는 한쌍의 상부리드선 및 하부리드선이 설치되고 상기한 하부전극과 상부전극 및 압전층을 감싸는 패키징부재를 포함하는 칩형 공진기.

##### 청구항 2.

제1항에 있어서, 상기한 음향학적 반사층은 상기한 기판 위에 소정의 패턴으로 포토레지스트를 도포하여 회생층을 형성하고, 상기한 회생층 위에 차례로 하부전극, 압전층, 상부전극을 형성한 다음에, 상기한 회생층을 제거하는 것으로 형성되는 빈 공간인 공기층으로 이루어지는 칩형 공진기.

##### 청구항 3.

제1항에 있어서, 상기한 음향학적 반사층은 소정의 음향학적 임피던스를 갖는 실리콘산화막으로 이루어지는 제1반사층과, 상기한 제1반사층의 재료가 실리콘산화막의 음향학적 임피던스보다 큰 음향학적 임피던스를 갖는 텅스텐막으로 이루어지는 제2반사층을 최상층인 상기한 하부전극 및 압전층에 접하는 부분이 제1반사층으로 되도록 흡수의 층으로 교대로 기판 위에 적층하여 형성하는 칩형 공진기.

##### 청구항 4.

제1항에 있어서, 상기한 하부전극 및 상부전극에는 상기한 하부리드선 및 상부리드선과 연결되는 하부패드부 및 상부패드부를 일체로 연결 형성하는 칩형 공진기.

##### 청구항 5.

제4항에 있어서, 상기한 패키징부재는 상기한 하부전극 및 상부전극의 주변 모서리로부터 소정의 간격을 두고 둘레를 따라 상기한 기판, 압전층, 하부패드부 및 상부패드부 위에 상기한 상부전극의 표면보다 높은 높이로 절연물질층을 사용하여 형성하는 격벽과,

상기한 격벽 위에 덮여져 밀봉되는 판형상의 덮개와,

상기한 하부패드부 및 상부패드부 위에 전도성 재료를 도포하여 형성하고 상기한 하부전극 및 상부전극과 전기적으로 연결되는 하부리드선 및 상부리드선을 포함하는 칩형 공진기.

##### 청구항 6.

제4항에 있어서, 상기한 패키징부재는 상기한 상부패드부 및 하부패드부에 각각 전기적으로 연결되고 전도성 재료로 이루어지는 상부리드선 및 하부리드선이 측면 모서리부분에 인쇄 또는 도금하여 설치되고 절연재질로 이루어지는 판형상의 바닥판과,

상기한 바닥판에 하부전극, 압전층, 상부전극을 사이에 두고 기판을 위치시킨 상태로 기판의 측면 모서리로부터 표면 전체를 감싸서 밀봉하는 밀봉부재를 포함하는 칩형 공진기.

청구항 7.

제4항에 있어서, 상기한 패키지부재는 상기한 하부패드부 및 상부패드부에 각각 전기적으로 연결되고 전측출기가 형성되며 전도성 재료로 이루어지는 하부리드판 및 상부리드판과,

상기한 하부리드판과 상부리드판이 맞닿은 부분에 삽입되어 설치되고 단락을 방지하는 절연재질로 이루어지는 절연부재와,

상기한 하부패드부 및 상부패드부와 상기한 하부리드판 및 상부리드판이 서로 맞닿은 상태로 기판의 측면 모서리로부터 표면 전체를 감싸서 밀봉하는 밀봉부재를 포함하는 칩형 공진기.

청구항 8.

제4항에 있어서, 상기한 패키지부재는 상기한 상부패드부 및 하부패드부에 각각 전기적으로 연결되고 기판의 양측면 모서리에 각각 삽입되어 설치되며 전도성 재료로 이루어지는 상부리드선 및 하부리드선과,

상기한 하부전극 및 상부전극과 소정의 간격을 두고 위치하도록 조립홀이 중앙부분에 형성되며 상기한 상부리드선 및 하부리드선과 기판 및 압전층 위에 하부전극과 상부전극을 감싸서 밀봉하도록 형성되는 밀봉부재를 포함하는 칩형 공진기.

청구항 9.

소정 크기의 기판을 하나 이상의 행과 열로 나누고 나뉘어진 각 구역에 소정의 패턴으로 음향학적 반사층을 형성하는 반사층형성공정과,

각각의 음향학적 반사층 위에 전도성 재료를 도포하여 하부전극을 형성하는 하부전극형성공정과,

기판 및 하부전극 위에 압전재료를 도포하여 압전층을 형성하는 압전층형성공정과,

압전층 위에 전도성 재료를 도포하여 상부전극을 형성하는 상부전극형성공정과,

하나 이상의 행과 열로 나누어진 각 구역을 서로 분리하여 하나 이상의 공진기칩을 형성하는 절단공정과,

상부전극 및 하부전극과 각각 전기적으로 연결되는 상부리드선 및 하부리드선을 설치하고 각 공진기칩의 하부전극과 상부전극 및 압전층을 감싸서 밀봉하는 패키징공정을 포함하는 칩형 공진기 제조방법.

청구항 10.

제9항에 있어서, 상기한 반사층형성공정은 소정 크기의 기판을 하나 이상의 행과 열로 나누고 나뉘어진 각 구역에 소정의 패턴으로 포토레지스트를 도포하여 음향학적 반사층을 형성하기 위한 회생층을 형성하는 회생층형성공정과,

상기한 하부전극형성공정, 압전층형성공정, 상부전극형성공정에서 하부전극과 압전층 및 상부전극을 형성한 다음에 회생층을 제거하여 빈 공간으로 이루어지는 음향학적 반사층을 형성하는 회생층제거공정을 포함하는 칩형 공진기 제조방법.

청구항 11.

제9항에 있어서, 상기한 반사층형성공정은 소정의 음향학적 임피던스를 갖는 실리콘산화막을 기판 위에 도포하여 제1반사층을 형성하는 제1층형성공정과,

상기한 제1반사층보다 음향학적 임피던스가 큰 텅스텐막을 제1반사층 위에 도포하여 제2반사층을 형성하는 제2층형성공정과,

최상층에 제1반사층이 형성되도록 상기한 제1층형성공정과 제2층형성공정을 교대로 1회 이상 반복하는 반복공정을 포함하는 칩형 공진기 제조방법.

청구항 12.

제9항에 있어서, 상기한 패키징공정은 상기한 하부전극 및 상부전극의 측면 모서리로부터 소정의 간격을 두고 둘레를 따라 기판 및 압전층 위에 상부전극의 표면보다 높은 높이로 격벽을 형성하는 격벽형성공정과,

격벽 위에 판형상의 덮개를 덮고 밀봉하는 밀봉공정과,

전도성 재료를 격벽의 바깥쪽에 도포하여 각각 상부전극 및 하부전극과 전기적으로 연결되는 상부리드선 및 하부리드선을 형성하는 리드선형성공정을 포함하는 칩형 공진기 제조방법.

청구항 13.

제9항에 있어서, 상기한 패키징공정은 상부리드선 및 하부리드선이 측면 모서리부분에 설치되고 절연재질로 이루어지는 판형상의 바닥판 위에 상부리드선과 상부패드부가 맞닿고 하부리드선과 하부패드부가 맞닿도록 공진기칩을 위치시켜 고정하는 조립공정과,

기판의 측면 모서리로부터 표면 전체를 밀봉부재로 감싸서 밀봉하는 밀봉공정을 포함하는 칩형 공진기 제조방법.

청구항 14.

제9항에 있어서, 상기한 패키징공정은 마주하는 부분이 절연부재로 절연되는 하부리드판과 상부리드판의 전측출기를 각각 하부패드부 및 상부패드부에 접하도록 위치시켜 부착 고정하고, 기판의 측면 모서리로부터 표면 전체를 밀봉부재로 감싸서 밀봉하는 공정으로 이루어지는 칩형 공진기 제조방법.

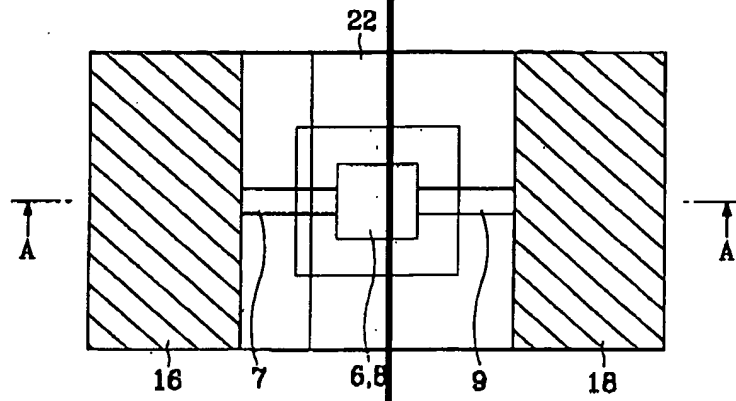
청구항 15.



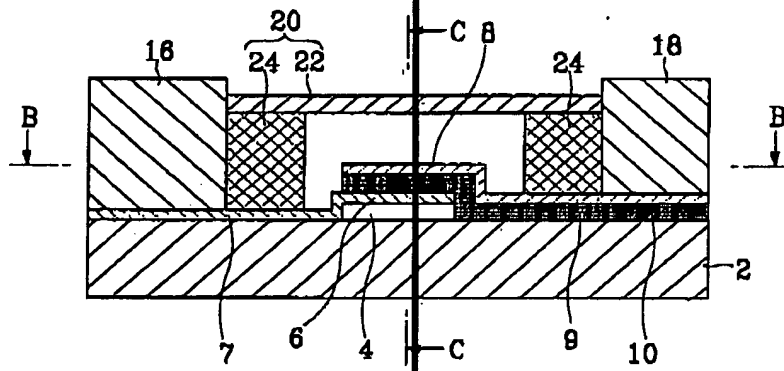
제9항에 있어서, 상기한 패키징공정은 상부리드선 및 하부리드선이 부속된 반도체 칩을 기판 위에 위치시키고, 상기한 상부패드부와 상부리드선 및 상기한 하부패드부와 하부리드선이 서로 맞닿은 상태로 연결되도록 부속 고정하고 밀봉하는 공정으로 이루어지는 칩형 공진기 제조방법.

도면

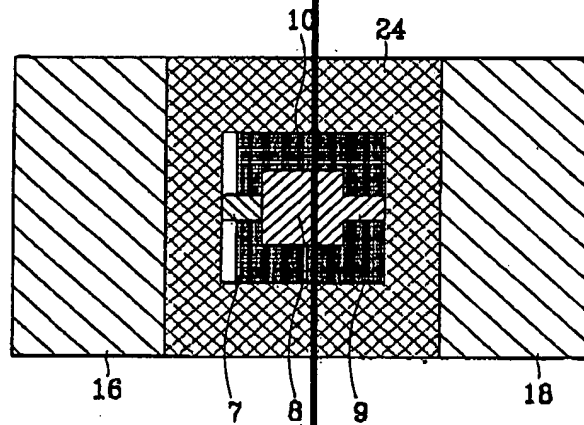
도면 1



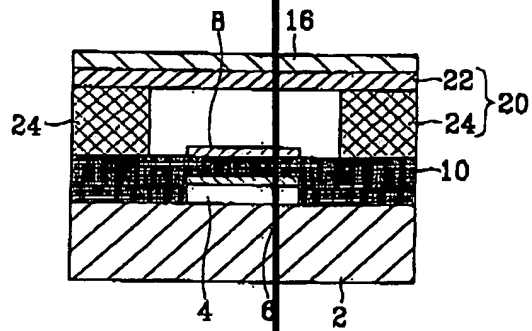
도면 2



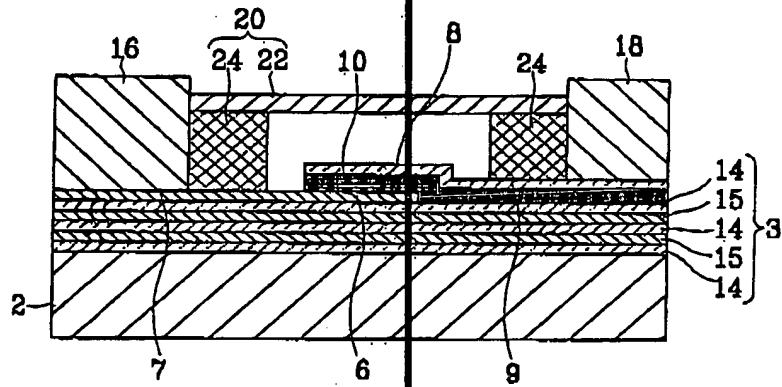
도면 3



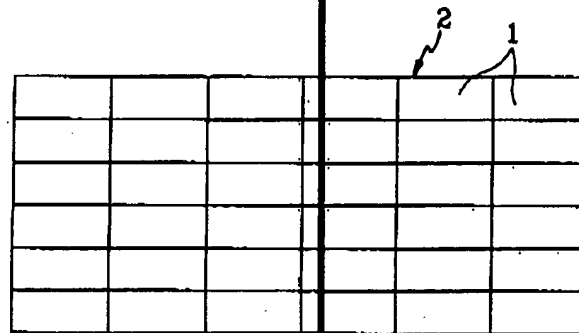
도면 4



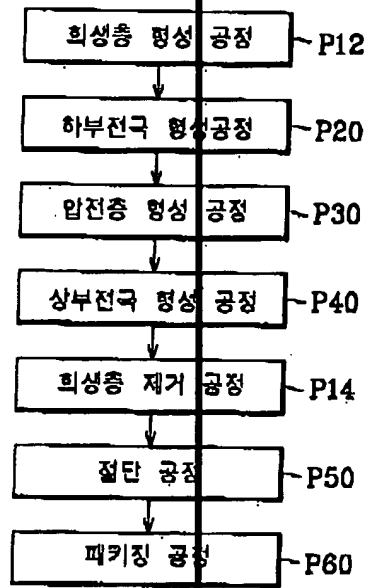
도면 5



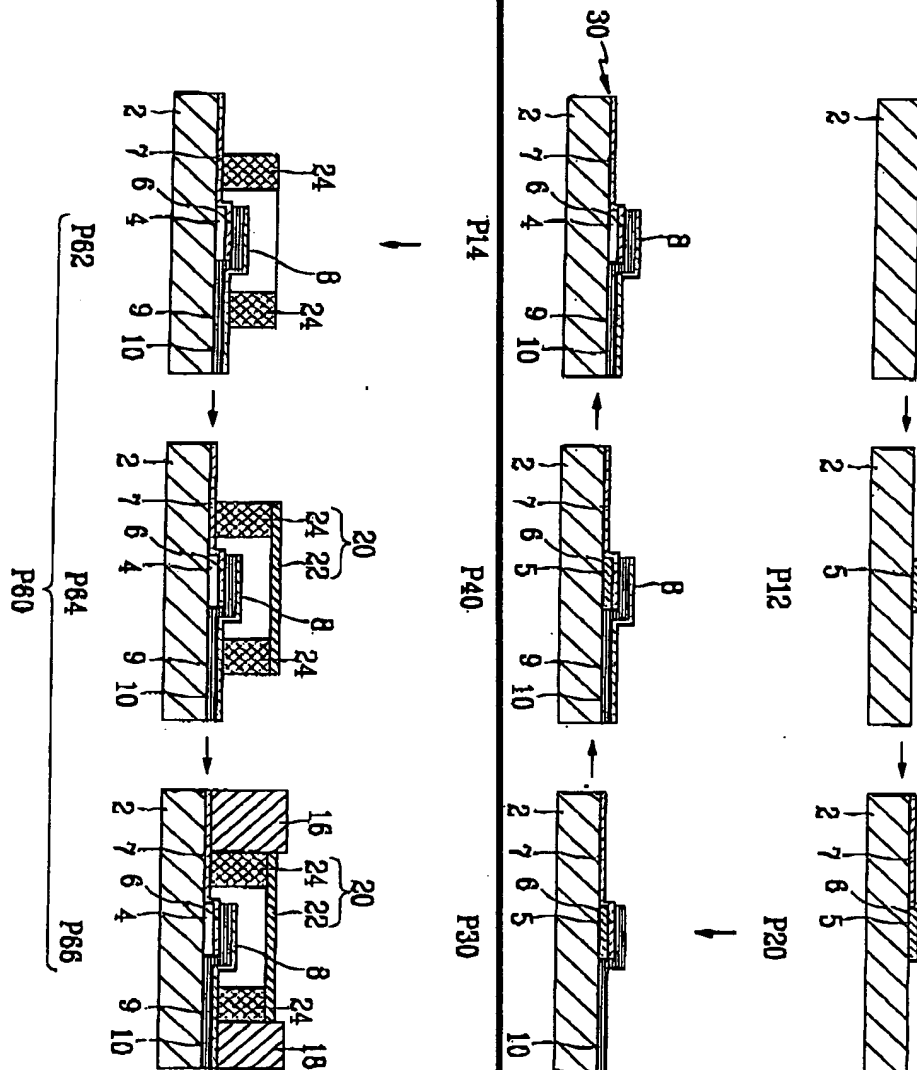
도면 6

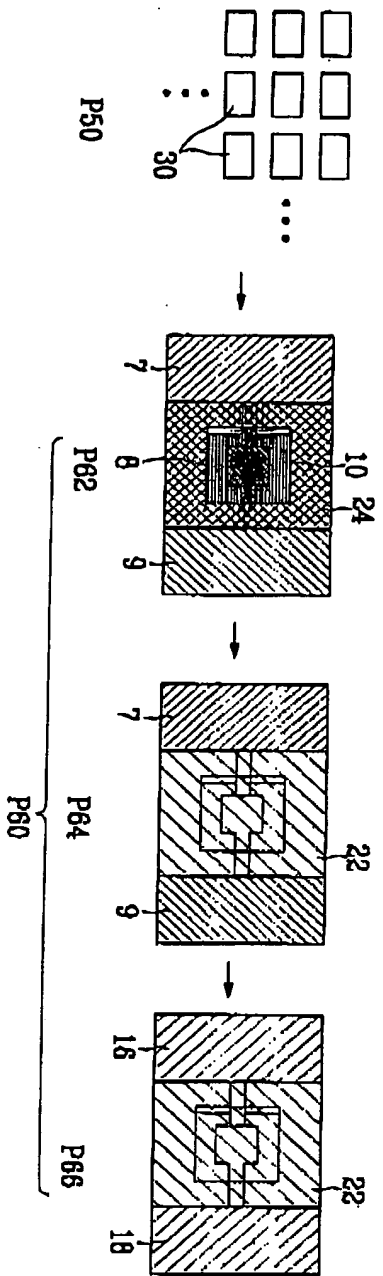
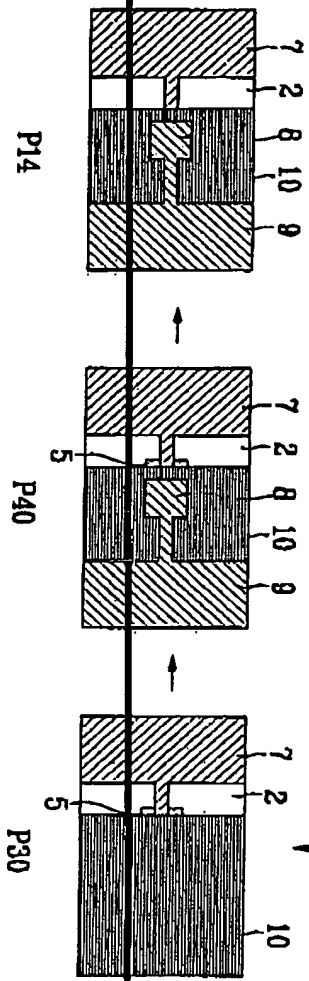
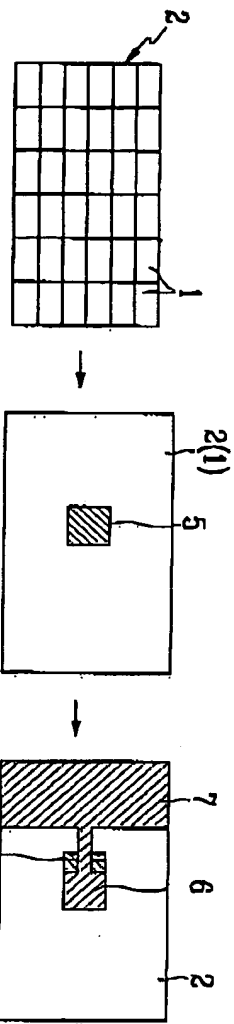


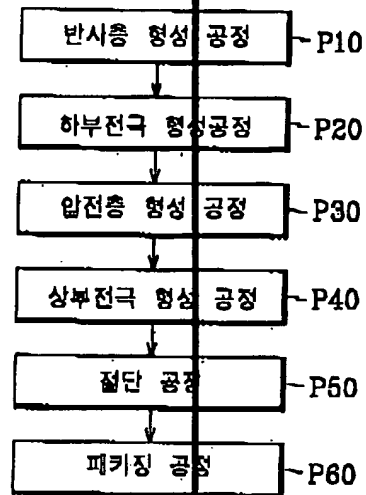
도면 7

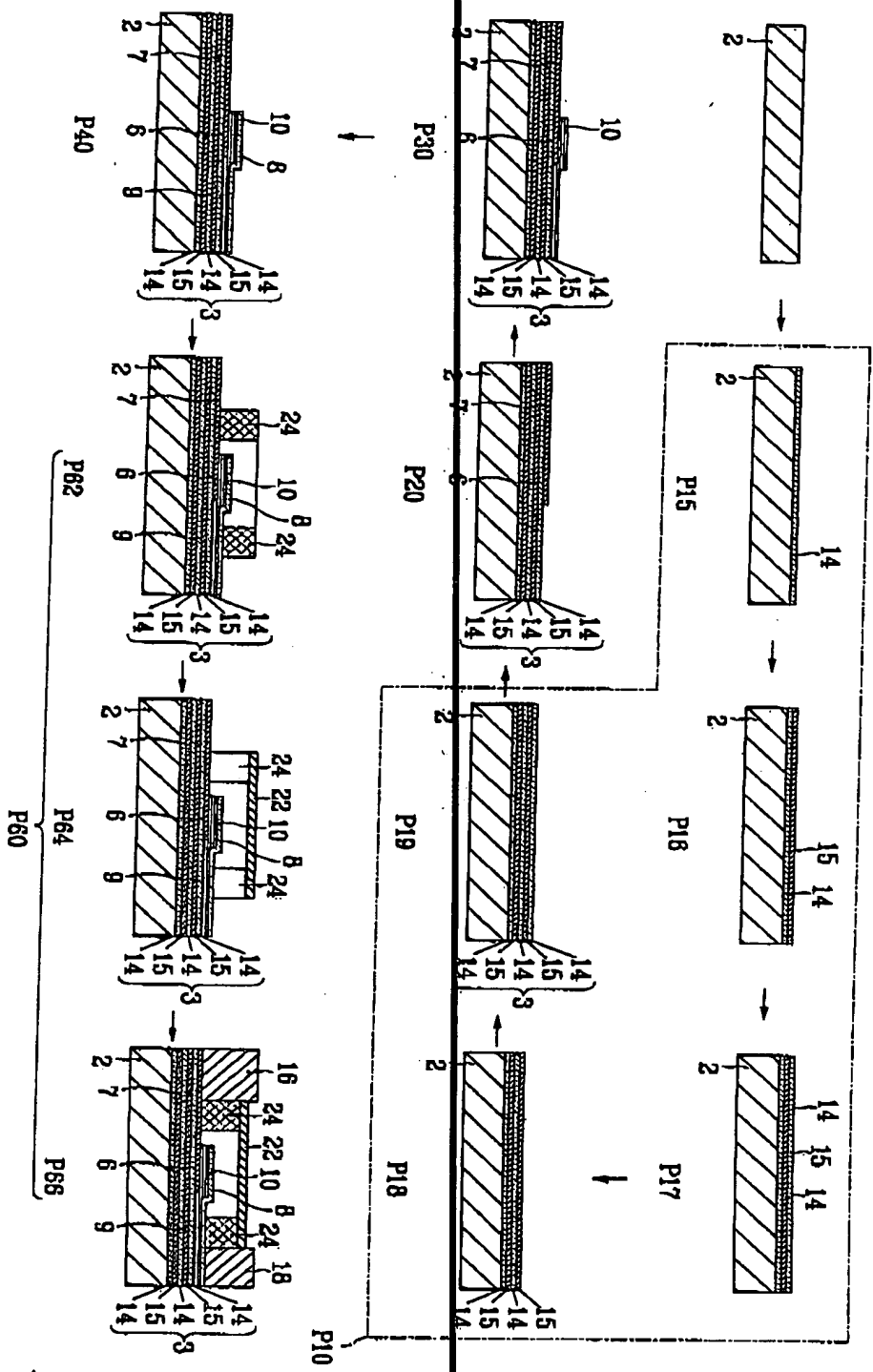


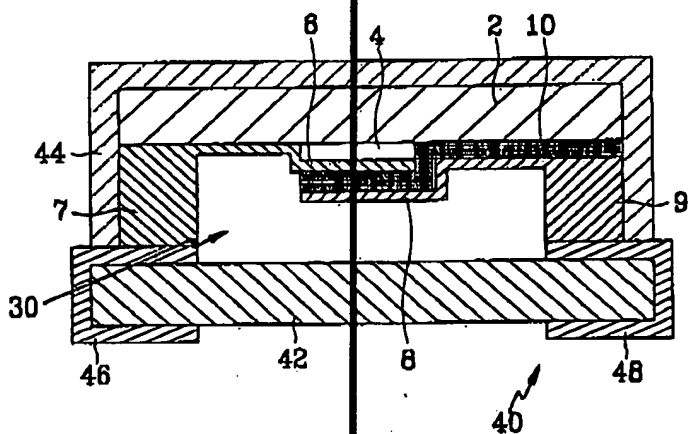
도면 8



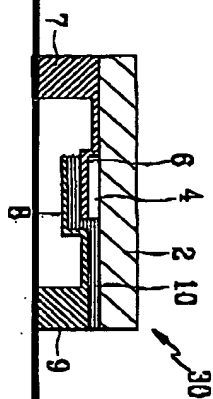




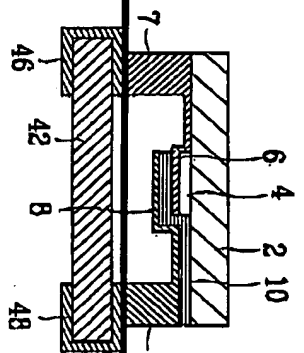




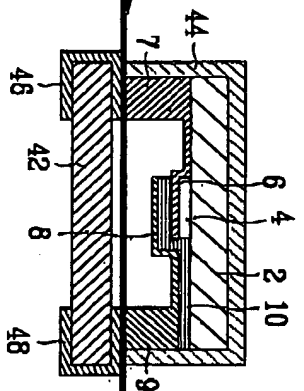
P40, P50



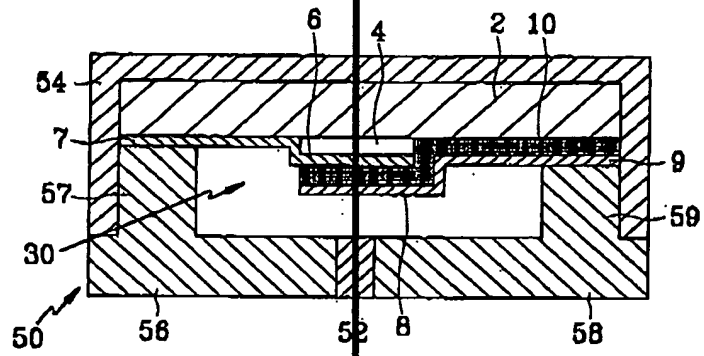
P72



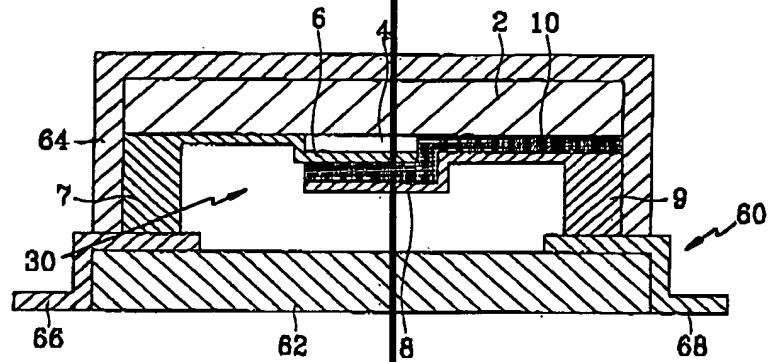
P74



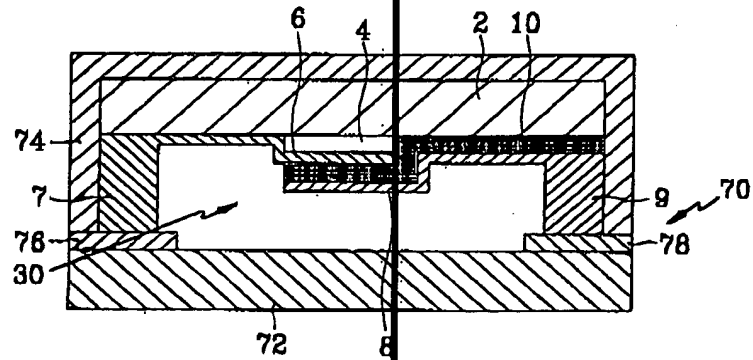
도면 14



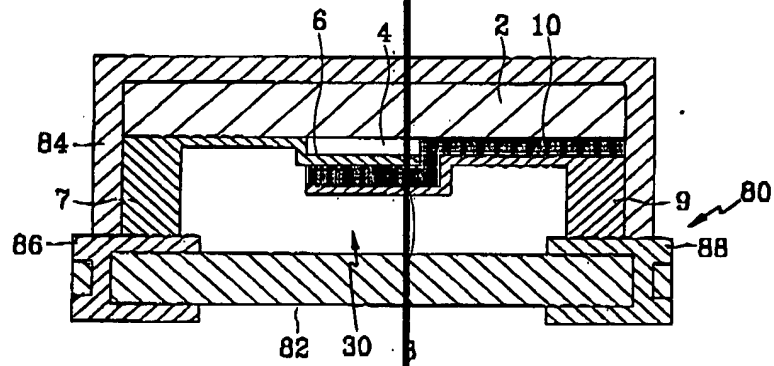
도면 15



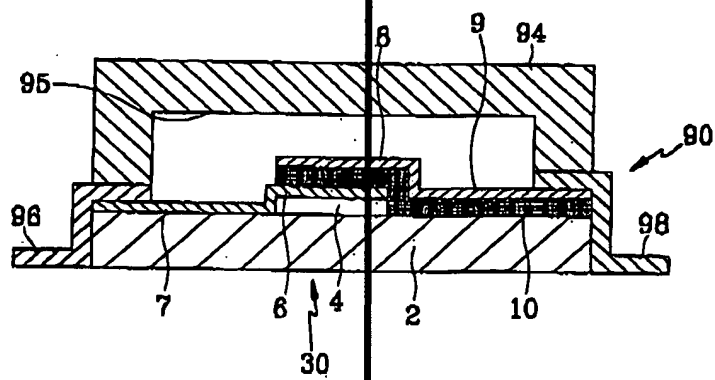
도면 16



도면 17







# Official Action Issued by the K.I.P.O.

발송번호: 9-5-2005-030559957  
발송일자: 2005.06.28  
제출기일: 2005.08.28

수신 서울 강남구 도곡2동 467-6 대림아크로텔  
2306호(특허법인C&S)  
특허법인씨앤에스[손원]

135-971

## 특 허 청 의견제출통지서

출 원 인 명 칭 삼성전기주식회사 (출원인코드: 119980018064)  
주 소 경기 수원시 영통구 매탄3동 314번지  
대 리 인 명 칭 특허법인씨앤에스  
주 소 서울 강남구 도곡2동 467-6 대림아크로텔 2306호(특허법인C&S)  
지정된변리사 손원 외 1명

출 원 번 호 10-2003-0066202  
발 명 의 명 칭 FBAR 소자 및 그 제조 방법

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법 시행규칙 별지 제25호의2서식] 또는/및 보정서[특허법 시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다.(상기 제출기일에 대하여 매 회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인증지는 하지 않습니다.)

### [이유]

이 출원의 특허청구범위 제 1, 7, 13, 14항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

### [아 래]

청구항 1, 7, 13, 14는 웨이퍼 상부에 소정 간격으로 희생층을 형성하고, 상기 희생층 상부에 앞전층과 다수의 전극으로 이루어진 소자 기능부를 형성한 후 소자 기능부를 둘러싸도록 측벽을 형성한 다음 희생층을 제거하여 에어캡을 형성하고 측벽 상부에 패키지 지봉을 형성하여 각 소자를 절단하여 FBAR 소자를 제조하는 방법 및 FBAR 소자에 관한 것입니다.

이는 인용발명의 소정 크기의 기관을 하나 이상의 행과 열로 나누고 각 구역에 소정 패턴의 음향학적 반사층을 형성하는 반사층 형성공정과 상기 반사층 위에 전도성 재료를 도포하고 하부전극과 앞전층 및 상부전극을 형성하는 공정 및 하나 이상의 행과 열로 나누어진 각 구역을 서로 분리하여 공진기실을 형성하는 공정을 포함하며 패키지 부재는 하부전극 및 상부전극의 측면 모서리로부터 소정 간격을 따라 절연물질을 사용하여 격벽을 형성한 뒤 격벽위를 옆개로 밀봉하는 칩형 공진기 및 제조방법과 유사하므로, 상기 인용발명으로부터 용이하게 발명할 수 있는 것으로 판단됩니다.

**【첨 부】**

첨부1 인용발영: 공개특허 제2003-54244호(2003.07.02) 1부, 끝.

2005.06.28

특허청

전기전자심사국  
전자심사담당관실

심사관

나웅수



<< 안내 >>

영세서 또는 도면 등의 보정서를 전자문서로 제출할 경우 매건 3,000원, 서면으로 제출할 경우 매건 13,000원의 보정료를 납부하여야 합니다.

보정료는 접수번호를 부여받아 이를 납부자번호로 "특허법·실용신안법·의장법및상표법에 의한 특허료·등록료와 수수료의 징수규칙" 별지 제1호서식에 기재하여, 접수번호를 부여받은 날의 다음 날까지 납부하여야 합니다. 다만, 납부일이 공휴일(토요일·주일을 포함한다)에 해당하는 경우에는 그날 이후의 첫 번째 근무일까지 납부하여야 합니다.

보정료는 국고수납은행(대부분의 시중은행)에 납부하거나, 인터넷지로([www.oipro.go.kr](http://www.oipro.go.kr))로 납부할 수 있습니다. 다만, 보정서를 우편으로 제출하는 경우에는 보정료에 상응하는 통상환을 동봉하여 제출하시면 특허청에서 납부해드립니다.

문의사항이 있으시면 ☎042-481-5680로 문의하시기 바랍니다.

서식 또는 절차에 대하여는 특허고객 콜센터(☎1544-6080)으로 문의하시기 바랍니다.

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**